

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-312478

(43) 公開日 平成7年(1995)11月28日

(51) Int.Cl.⁶

H 0 5 K 3/34

識別記号

5 0 1 E 8718-4E

庁内整理番号

F I

技術表示箇所

審査請求 未請求 請求項の数 3 O L (全 4 頁)

(21) 出願番号 特願平6-105154

(22) 出願日 平成6年(1994)5月19日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(71) 出願人 000100997

アキタ電子株式会社

秋田県南秋田郡天王町天王字長沼64

(72) 発明者 吉田 正典

秋田県南秋田郡天王町天王字長沼64 アキ

タ電子株式会社内

(74) 代理人 弁理士 筒井 大和

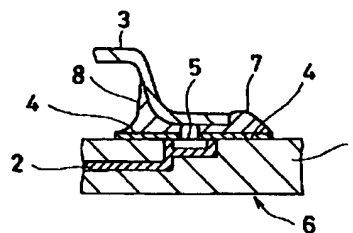
(54) 【発明の名称】 基 板

(57) 【要約】

【目的】 被実装部品である半導体集積回路装置のリードの狭ピッチ化に係わらずにはんだ接合部の信頼性を向上させる基板を提供する。

【構成】 ベースとなる基板本体1と、前記基板本体1の内部に配線される基板内層配線2と、被実装部品である半導体集積回路装置のリード(端子)3とのはんだ接合部であるはんだランド4とから構成され、前記はんだランド4には、はんだランド分割手段であり、その1つの電極内において該はんだランド4を分割する間隙5が設けられるものである。

図 2



3 : リード (端子)

4 : はんだランド

5 : 間隙 (はんだランド分割手段)

6 : 基板

7 : リード先端部はんだ

8 : リード根本部はんだ

【特許請求の範囲】

【請求項1】 被実装部品を搭載し、電極であるはんだランドを介して前記被実装部品と電氣的導通をとる基板であって、前記はんだランドに該はんだランドを分割するはんだランド分割手段が設けられ、前記はんだランド分割手段によって前記はんだランドがその1つの電極内において分割されることを特徴とする基板。

【請求項2】 前記はんだランド分割手段は、該はんだランドに設けられる間隙であることを特徴とする請求項1記載の基板。

【請求項3】 前記間隙は、前記はんだランドにおいて、該はんだランドとはんだ接合される被実装部品の端子の先端部と根本部とを分割する位置に対応した箇所に設けられることを特徴とする請求項2記載の基板。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、基板に実装される被実装部品、特に半導体集積回路装置などのリードと前記基板の電極であるはんだランドとはんだ接合において、前記はんだ接合の信頼性を向上させる基板の電極接合技術に関するものである。

【0002】

【従来の技術】基板上に半導体集積回路装置などの被実装部品を搭載する場合、前記基板と前記半導体集積回路装置とは、前記基板上に設置された電極であるはんだランドと前記半導体集積回路装置のリードとの間において、はんだによって接合されるのが一般的である。

【0003】また、前記半導体集積回路装置を前記基板に実装する場合、その実装を小形化および薄形化させるために、リードピッチが0.5mmの半導体集積回路装置が開発され、さらに前記リードの狭ピッチ化は進む一方となっている。

【0004】

【発明が解決しようとする課題】ところが、前記した技術において、半導体集積回路装置を基板に実装する時のリフローによるはんだ付けの際に、前記半導体集積回路装置のリード先端部に供給されたはんだは、前記リードの根本方向へ流動し、該リードの根本付近ではんだフィレットを形成する。

【0005】この時、前記はんだフィレットを形成するために必要とされるはんだ量を越えた余分なはんだが前記リードの根本方向へ流動する場合があります、その際、前記リードの根本付近のはんだ量が増加する。

【0006】そこで、前記半導体集積回路装置のリードピッチが狭くなったことと、さらに、前記基板のはんだ印刷量のばらつきにより、該半導体集積回路装置の隣り合ったリード同士が必要以上に流動されたはんだによって結合されるはんだブリッジ不良が発生する。

【0007】その結果、前記基板の歩留りを低下させるという問題が起きている。

【0008】また、はんだブリッジの発生によってはんだ接合部の信頼性の低下も問題とされている。

【0009】今後は、前記半導体集積回路装置のリードピッチが、更に0.4mm、0.3mmと小さくなり、狭ピッチ化が進むことは明らかであるため、はんだブリッジ不良の防止を早急実施する必要がある。

【0010】そこで、本発明の目的は、被実装部品である半導体集積回路装置のリードの狭ピッチ化に係わらずにはんだ接合部の信頼性を向上させる基板を提供することにある。

【0011】本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。

【0012】

【課題を解決するための手段】本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、以下のとおりである。

【0013】すなわち、被実装部品を搭載し、電極であるはんだランドを介して前記被実装部品と電氣的導通をとる基板であって、前記はんだランドに該はんだランドを分割するはんだランド分割手段が設けられ、前記はんだランド分割手段によって前記はんだランドがその1つの電極内において分割されるものである。

【0014】また、前記はんだランド分割手段は、該はんだランドに設けられる間隙である。

【0015】さらに、前記間隙は、前記はんだランドにおいて、該はんだランドとはんだ接合される被実装部品の端子の先端部と根本部とを分割する位置に対応した箇所に設けられるものである。

【0016】

【作用】前記した手段によれば、はんだランドに前記はんだランドを分割するはんだランド分割手段が設けられ、さらに、前記はんだランド分割手段は、該はんだランドの1つの電極内において、該はんだランドとはんだ接合される被実装部品の端子の先端部と根本部とを分割する位置に対応した箇所に設けられるものであるため、はんだ接合時にはんだが前記端子の先端部から根本部へ流動するのを防ぐことができる。

【0017】その結果、前記根本部のはんだが必要以上には増加しないため、はんだブリッジの発生を防止することができる。

【0018】また、基板のはんだ印刷量にばらつきが発生した場合でも、はんだフィレット形成に必要なだけのはんだ量によってはんだ接合が行なえるため、はんだ印刷量のばらつきに対してもマージンを増加させることができる。

【0019】その結果、はんだ接合時の作業効率を向上させることができる。

【0020】さらに、前記はんだランド分割手段は、はんだランドを分割する単なる間隙であるため、基板上で

の形成が容易である。

【0021】

【実施例】以下、本発明の実施例を図面に基づいて詳細に説明する。

【0022】図1は本発明の一実施例である基板に設けられるはんだランドの構造の一例を示す部分拡大平面図であり、図2は本発明の一実施例である基板のはんだランドに半導体集積回路装置のリードがはんだ付けされた状態の一例を示す部分断面図である。

【0023】図1および図2を用いて、本発明による基板の構成について説明すると、ベースとなる基板本体1と、前記基板本体1の内部に配線される基板内層配線2と、被実装部品である半導体集積回路装置のリード（端子）3とのはんだ接合部であるはんだランド4とから構成され、前記はんだランド4には、はんだランド分割手段であり、その1つの電極内において該はんだランド4を分割する間隙5が設けられている。

【0024】次に、図2を用いて、被実装部品である半導体集積回路装置のリード（端子）3をはんだランド4にはんだ接合する場合の基板6の作用について説明する。

【0025】まず、前記基板6に設置されるはんだランド4のはんだ印刷を行う。その後、前記半導体集積回路装置のリード3をはんだランド分割手段である間隙5によって分割されたはんだランド4上に搭載する。

【0026】この時、はんだランド分割手段である前記間隙5が前記リード3の平坦部の中央付近と合うように搭載する。

【0027】この状態ではんだリフローを実施する。ここで、はんだランド4はその1つの電極内において、はんだランド分割手段である間隙5によって該はんだランド4の中央付近（はんだランド4とはんだ接合されるリード3の先端部と根本部とを分割する位置に対応した箇所）で分割されているため、リフロー時の溶融の際、リード先端部はんだ7がリード根本部はんだ8の方向へ流動するのを防ぐことができる。

【0028】その結果、前記リード根本部はんだ8が必要以上には増加しないため、はんだブリッジの発生を防止することができる。

【0029】また、基板6に設置されるはんだランド4のはんだ印刷量にばらつきが発生した場合でも、はんだフィレット形成に必要なだけのはんだ量によってのはんだ接合が行なえるため、前記はんだ印刷量のばらつきに対してもマージンを増加させることができる。

【0030】その結果、前記基板6の歩留りを向上させることができ、さらに、前記半導体集積回路装置のリード3と基板6上のはんだランド4とはんだ接合時にける作業効率を向上させることも可能になる。さらに、前記リード3とはんだランド4とはんだ接合部の信頼性を向上させることができる。

【0031】なお、本実施例によるはんだランド分割手段は、はんだランド4を分割する単なる間隙5であるため、基板6上での前記間隙5の形成は容易に行うことができる。

【0032】以上、本発明者によってなされた発明を実施例に基づき具体的に説明したが、本発明は前記実施例に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることは言うまでもない。

【0033】例えば、本実施例において説明したはんだランドを分割する間隙は、前記はんだランドをその1つの電極内において、該はんだランドの中央付近において分割するものであれば、その形状はどんなものであってもよい。

【0034】また、本実施例においては、はんだランドが2つに分割される場合を説明したが、2つ以上であれば幾つに分割されてもよい。

【0035】

【発明の効果】本願において開示される発明のうち、代表的なものによって得られる効果を簡単に説明すれば、以下のとおりである。

【0036】（1）．基板上に設置されるはんだランドに前記はんだランドを分割するはんだランド分割手段が設けられ、さらに、前記はんだランド分割手段は、該はんだランドの1つの電極内において、該はんだランドとはんだ接合される被実装部品の端子の先端部と根本部とを分割する位置に対応した箇所に設けられるものであるため、はんだ接合時にはんだが前記先端部から前記根本部へ流動するのを防ぐことができる。

【0037】その結果、前記根本部のはんだが必要以上には増加しないことから、はんだブリッジの発生を防止することができる。

【0038】（2）．基板のはんだ印刷量にばらつきが発生した場合でも、はんだフィレット形成に必要なだけのはんだ量によってのはんだ接合が行なえるため、はんだ印刷量のばらつきに対してもマージンを増加させることができる。

【0039】さらに、前記（1）で説明したようにはんだブリッジの発生を防止できることから、その結果、はんだ接合時の作業効率を向上させることが可能になる。

【0040】（3）．基板のはんだ印刷量のばらつきに対してもマージンを増加させることができ、さらに、はんだブリッジの発生を防止できることから、その結果、前記基板の歩留りを向上させることが可能になる。

【0041】（4）．はんだブリッジの発生を防止できることから、被実装部品の端子と前記基板のはんだランドとはんだ接合部の信頼性を向上させることができる。

【0042】（5）．前記はんだランド分割手段は、はんだランドを分割する単なる間隙であるため、基板上での前記間隙の形成を容易に行うことができる。

5

6

【図面の簡単な説明】

【図1】本発明の一実施例である基板に設けられるはんだランドの構造の一例を示す部分拡大平面図である。

【図2】本発明の一実施例である基板のはんだランドに半導体集積回路装置のリードがはんだ付けされた状態の一例を示す部分断面図である。

【符号の説明】

1 基板本体

2 基板内層配線

3 リード（端子）

4 はんだランド

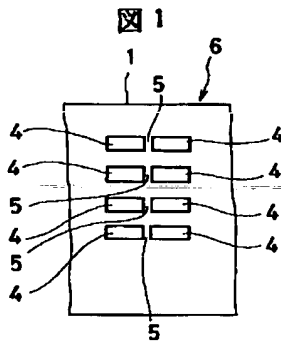
5 間隙（はんだランド分割手段）

6 基板

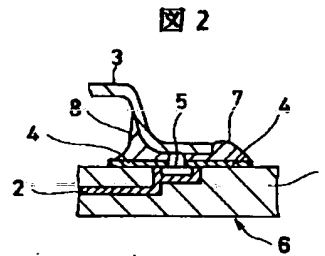
7 リード先端部はんだ

8 リード根本部はんだ

【図1】



【図2】



3 : リード（端子）

4 : はんだランド

5 : 間隙（はんだランド分割手段）

6 : 基板

7 : リード先端部はんだ

8 : リード根本部はんだ

CLIPPEDIMAGE= JP407312478A

PAT-NO: JP407312478A

DOCUMENT-IDENTIFIER: JP 07312478 A

TITLE: SUBSTRATE

PUBN-DATE: November 28, 1995

INVENTOR-INFORMATION:

NAME

YOSHIDA, MASANORI

ASSIGNEE-INFORMATION:

NAME

HITACHI LTD

AKITA DENSHI KK

COUNTRY

N/A

N/A

APPL-NO: JP06105154

APPL-DATE: May 19, 1994

INT-CL (IPC): H05K003/34

ABSTRACT:

PURPOSE: To provide a substrate of a constitution, wherein the reliability of the solder joint of a substrate internal layer wiring with the leads, which are components to be mounted, of a semiconductor integrated circuit device is improved regardless of a pitch narrowing of the leads.

CONSTITUTION: A substrate is constituted of a substrate main body 1, which is used as a base, a substrate internal layer wiring 2, which is wired in the interior of the main body 1, and a solder land 4 which is a solder joint of the wiring 2 with leads (terminals) 3, which are components to be mounted, of a semiconductor integrated circuit device and a gap 5, which is a solder land

splitting means and splits the land 4 in one electrode of the substrate, is provided in the land 4.

COPYRIGHT: (C)1995,JPO

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Industrial Application] this invention relates to the electrode junction technology of the substrate which raises the reliability of the aforementioned soldered joint in a soldered joint to the solder land which is a lead and the electrode of the aforementioned substrate of the mounted parts mounted in a substrate, especially semiconductor integrated circuit equipment, etc.

[0002]

[Description of the Prior Art] When it carries mounted parts, such as semiconductor integrated circuit equipment, on a substrate, as for the aforementioned substrate and the aforementioned semiconductor integrated circuit equipment, it is common to be joined with solder between the solder land which is the electrode installed on the aforementioned substrate, and the lead of the aforementioned semiconductor integrated circuit equipment.

[0003] Moreover, when it mounts the aforementioned semiconductor integrated circuit equipment in the aforementioned substrate, a miniaturization and in order to make a thin form form, a lead pitch the mounting The semiconductor integrated circuit equipment which is 0.5mm is developed, and ** pitch-ization of the aforementioned lead has come to progress with while further.

[0004]

[Problem(s) to be Solved by the Invention] however, in said technology, the lead point of the aforementioned semiconductor integrated circuit equipment was supplied on the occasion of soldering by the reflow when mounting semiconductor integrated circuit equipment in a substrate -- solder flows in the direction of the origin of the aforementioned lead, and forms a solder fillet near the origin of this lead

[0005] At this time, the excessive solder beyond the amount of solder needed in order to form the aforementioned solder fillet may flow in the direction of the origin of the aforementioned lead, and the amount of solder near the origin of the aforementioned lead increases in that case.

[0006] Then, the poor solder bridge combined with the lead pitch of the aforementioned semiconductor integrated circuit equipment having become narrow with the solder to which the lead comrade whom this semiconductor integrated circuit equipment adjoined flowed by dispersion in the amount of solder printings of the aforementioned substrate further more than required is generated.

[0007] Consequently, the problem of reducing the yield of the aforementioned substrate has occurred.

[0008] Moreover, the fall of the reliability of the soldered joint section is also made the problem by generating of a solder bridge.

[0009] From now on, the lead pitch of the aforementioned semiconductor integrated circuit equipment is 0.4 moremm and 0.3mm. It becomes small, and since it is clear that ** pitch-ization progresses, it is necessary to carry out prevention with a faulty solder bridge immediately.

[0010] Then, the purpose of this invention is to offer the substrate which raises the reliability of the soldered joint section irrespective of the formation of a ** pitch of a lead of the semiconductor integrated circuit equipment which is mounted parts.

[0011] The other purposes and the new feature will become clear from description and the accompanying drawing of this specification at the aforementioned row of this invention.

[0012]

[Means for Solving the Problem] It will be as follows if the outline of a typical thing is briefly explained among invention indicated in this application.

[0013] That is, mounted parts are carried, a solder land division means to take the aforementioned mounted parts and an electric flow through the solder land which is an electrode and to be a substrate and to divide this solder land into the aforementioned solder land is established, and the aforementioned solder land is divided by the aforementioned solder land division means in the one electrode.

[0014] Moreover, the aforementioned solder land division means is a gap established in this solder land.

[0015] Furthermore, the aforementioned gap is established in the part corresponding to the position which divides the point and the fundamental section of a terminal of the mounted parts joined by solder to this solder land in the aforementioned solder land.

[0016]

[Function] According to said means, a solder land division means to divide the aforementioned solder land into a solder land is established. further the aforementioned solder land division means Since it is what is prepared in the part corresponding to the position which divides the point and the fundamental section of a terminal of the mounted parts joined by solder to this solder land into one electrode of this solder land, solder can protect flowing to the fundamental section from the point of the aforementioned terminal at the time of a soldered joint.

[0017] Consequently, since the solder of the aforementioned fundamental section does not increase more than required, generating of a solder bridge can be prevented.

[0018] Moreover, since it can join by solder with the amount only of solder which is required for solder fillet formation even when dispersion occurs in the amount of solder printings of a substrate, a margin can be made to increase also to dispersion in the amount of solder printings.

[0019] Consequently, the working efficiency at the time of a soldered joint can be raised.

[0020] Furthermore, since the aforementioned solder land division means is a mere gap which divides a solder land, the formation on a substrate is easy for it.

[0021]

[Example] Hereafter, the example of this invention is explained in detail based on a drawing.

[0022] Drawing 1 is the partial expansion plan showing an example of the structure of a solder land prepared in the substrate which is one example of this invention, and drawing 2 is the fragmentary sectional view showing an example in the state where the lead of semiconductor integrated circuit equipment was soldered to the solder land of the substrate which is one example of this invention.

[0023] If the composition of the substrate by this invention is explained using drawing 1 and drawing 2 The substrate main part 1 used as the base, and the substrate inner layer wiring 2 wired inside the aforementioned substrate main part 1, It consists of solder lands 4 which are the soldered joint section with the lead (terminal) 3 of the semiconductor integrated circuit equipment which is mounted parts, and it is a solder land division means and the gap 5 which divides this solder land 4 in the one electrode is established in the aforementioned solder land 4.

[0024] Next, an operation of the substrate 6 in the case of joining by solder the lead (terminal) 3 of the semiconductor integrated circuit equipment which is mounted parts to the solder land 4 is explained using drawing 2.

[0025] First, solder printing of the solder land 4 installed in the aforementioned substrate 6 is performed. Then, the lead 3 of the aforementioned semiconductor integrated circuit equipment is carried on the solder land 4 divided by the gap 5 which is a solder land division means.

[0026] At this time, it carries so that the aforementioned gap 5 which is a solder land division means may suit near the center of the flat part of the aforementioned lead 3.

[0027] A solder reflow is carried out in this state. Here, since the solder land 4 is divided in the one electrode by the gap 5 which is a solder land division means near the center of this solder land 4 (part corresponding to the position which divides the point and the fundamental section of the lead 3 joined by solder to the solder land 4), the lead point solder 7 can prevent flowing in the direction of the lead origin section solder 8 in the case of melting at the time of a reflow.

[0028] Consequently, since the aforementioned lead origin section solder 8 does not increase more than required, generating of a solder bridge can be prevented.

[0029] Moreover, since it can join by solder with the amount only of solder which is required for solder fillet formation even when dispersion occurs in the amount of solder printings of the solder land 4 installed in a substrate 6, a margin can be made to increase also to dispersion in the aforementioned amount of solder printings.

[0030] Consequently, it also becomes possible to be able to raise the yield of the aforementioned substrate 6 and to raise the working efficiency at the time of a soldered joint to the lead 3 of the aforementioned semiconductor integrated circuit equipment, and the solder land 4 on a substrate 6 further. Furthermore, the reliability of the soldered joint section of the aforementioned lead 3 and the solder land 4 can be raised.

[0031] In addition, since the solder land division means by this example is the mere gap 5 which divides the solder land 4, formation of the aforementioned gap 5 on a substrate 6 can be performed easily.

[0032] As mentioned above, although invention made by this invention person was concretely explained based on the example, it cannot be overemphasized by this invention that it can change variously in the range which is not limited to the aforementioned example and does not deviate from the summary.

[0033] For example, the configuration may be what thing as long as the gap which divides the solder land explained in this example divides the aforementioned solder land in near the center of this solder land [in the one electrode].

[0034] Moreover, in this example, although the case where a solder land was divided into two was explained, with two [or more], it may be divided into how many.

[0035]

[Effect of the Invention] It will be as follows if the effect acquired by the typical thing among invention indicated in this application is explained briefly.

[0036] (1) A solder land division means to divide the aforementioned solder land into the solder land installed on . substrate is established. further the aforementioned solder land division means Since it is what is prepared in the part corresponding to the position which divides the point and the fundamental section of a terminal of the mounted parts joined by solder to this solder

land into one electrode of this solder land, solder can protect flowing to the aforementioned fundamental section from the aforementioned point at the time of a soldered joint.

[0037] Consequently, since the solder of the aforementioned fundamental section does not increase more than required, generating of a solder bridge can be prevented.

[0038] (2) Since it can join by solder with the amount only of solder which is required for solder fillet formation even when dispersion occurs in the amount of solder printings of . substrate, a margin can be made to increase also to dispersion in the amount of solder printings.

[0039] Furthermore, it becomes possible to raise the working efficiency at the time of a soldered joint from the ability of generating of a solder bridge to be prevented [consequently] as explained above (1).

[0040] (3) The margin to dispersion in the amount of solder printings of . substrate can be made to increase, and it becomes possible to raise the yield of the aforementioned substrate from the ability of generating of a solder bridge to be prevented consequently] further.

[0041] (4) Since generating of . solder bridge can be prevented, the reliability of the soldered joint section of the terminal of mounted parts and the solder land of the aforementioned substrate can be raised.

[0042] (5) Since the . aforementioned solder land division means is a mere gap which divides a solder land, it can form the aforementioned gap on a substrate easily.

[Translation done.]

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is the partial expansion plan showing an example of the structure of a solder land prepared in the substrate which is one example of this invention.

[Drawing 2] It is the fragmentary sectional view showing an example in the state where the lead of semiconductor integrated circuit equipment was soldered to the solder land of the substrate which is one example of this invention.

[Description of Notations]

- 1 Substrate Main Part
- 2 Substrate Inner Layer Wiring
- 3 Lead (Terminal)
- 4 Solder Land
- 5 Gap (Solder Land Division Means)
- 6 Substrate
- 7 Lead Point Solder
- 8 Lead Origin Section Solder

[Translation done.]